

## Intel® Fact Sheet: Prozesse und Interconnect

(889 Wörter / 7.235 Zeichen)

Intel® liefert hochskalierbare Lösungen für Client-, Edge-, Rechenzentrums- sowie Cloud-Computing-Umgebungen. Die Basis der Intel-Produkte bilden dabei fortschrittliche Herstellungsverfahren und Packaging-Technologien wie das 3D-Chipdesign Foveros. Ein weiteres zentrales Element für eine leistungsfähige IT sind schnelle Verbindungen zwischen einzelnen Komponenten, Geräten und dem Netzwerk - sogenannte Interconnects. Dazu zählen neben EMIB (Embedded Multi Die Interconnect Bridge) zum Beispiel Compute Express Link (CXL) oder die Thunderbolt™-Technologie sowie Silicon Photonics und Ethernet Switches.

### Prozesse und Packaging: 3D-Design Foveros und 10-nm-Fertigung

Mit der Ende 2018 angekündigten 2D/3D-Stacking-Technologie [Foveros](#) (griechisch „einzigartig“) hat Intel eine neue Bauform für Prozessoren vorgestellt. Beim 3D-Stacking werden unterschiedliche Logik-Chips nicht nur nebeneinander angeordnet, sondern auch übereinander. Durch das Stapeln von Chips ermöglicht Intel die Entwicklung kleinster Formfaktoren bei hoher Leistung und niedrigem Energieverbrauch sowie Flexibilität beim Design von Geräten. Neben CPUs lassen sich künftig auch weitere Komponenten, Grafikprozessoren (GPUs), Beschleuniger für FPGAs (Field Programmable Gate Arrays), oder x86-Chiplets in ein Foveros-Package integrieren.

Mit Foveros führt Intel indirekt auch das [Moore'sche Gesetz](#) weiter. Der Name geht auf Intel-Mitbegründer Gordon E. Moore zurück. Das Gesetz besagt, dass sich die Transistordichte, also die Anzahl der Transistoren pro Fläche, auf einem Mikrochip etwa alle 24 Monate verdoppelt. Als Faustregel hat das Prinzip bis heute Bestand: Folge der andauernden Miniaturisierung sind immer leistungsfähigere, energieeffizientere und kostengünstigere Prozessoren als Basis für immer kleinere Formfaktoren. Das gilt auch für das 3D-Stacking.

### Hybride CPU-Architektur: Lakefield

Das erste mit der neuen 3D-Packaging-Technologie Foveros gefertigte Produkt, soll 2020 erscheinen. Es handelt sich um eine Client-Plattform für mobile PCs (Codename „[Lakefield](#)“) mit einer hybriden CPU-Architektur. Lakefield besteht aus fünf Kernen, nämlich einem im 10-nm-Prozess gefertigten [Sunny-Cove-CPU-Kern](#) sowie vier Intel Atom®-Prozessor-basierten Kernen (Codename „[Tremont](#)“). „Tremont“ ist Intels bisher stromsparendste x86-Architektur. Sie wurde für eine verbesserte Rechenleistung in kompakten Packages entwickelt.

Lakefield kombiniert Sunny Cove und Tremont mit einer Intel® Gen11-Grafikeinheit, I/O-Beschleunigern und Speicher in einem winzigen, energieeffizienten Produkt-Package. Die Abmessungen betragen dank Foveros nur noch 12x12x1 mm.

Beispiele für moderne Geräte auf Basis von Lakefield werden das [Microsoft\\* Surface Neo](#) mit zwei Bildschirmen und das [Samsung\\* Galaxy Book S 2020](#) sein.

## Interconnect-Technologien

Kompakte Intel-Designs wie Foveros sind nur dann leistungsfähig, wenn alle generierten Informationen schnell zwischen benachbarten Chips sowie mit Prozessor, GPU, Speicher, oder ganzen Netzwerken ausgetauscht werden können. Für die schnelle Kommunikation sorgen Intels Interconnect-Technologien, auch Verbindungstechnologien genannt. Die Interconnects beinhalten neben [EMIB](#) (Embedded Multi Die Interconnect Bridge) für die Kommunikation zwischen benachbarten Chips auch Lösungen wie Industrial Ethernet Switches und Silicon Photonics für den Einsatz im Rechenzentrum. Intel Compute Express Link und Thunderbolt™ runden das Interconnect-Portfolio ab.

## (Co-)EMIB zur Kommunikation zwischen benachbarten Chips

[EMIB](#) ist Intels fortschrittliche Lösung für die Kommunikation zwischen benachbarten Chipllets innerhalb eines Packages. Die komplexe Siliziumtechnologie ist nicht größer als ein Reiskorn und wird in Verpackungstechnologien wie Foveros verwendet, in denen Chips unterschiedlicher Funktionen, Strukturbreiten und auch Hersteller in einem Gehäuse vereint sind. Für die schnelle Verbindung von zwei oder mehreren Foveros-Elementen hat Intel zusätzlich [Co-EMIB](#) entwickelt, eine erweiterte Version der bisherigen EMIB. So bieten die verbundenen Elemente im Prinzip die Leistung eines einzelnen Chips. Mit Co-EMIB lassen sich auch andere Chips und Packages mit hoher Bandbreite und bei geringem Stromverbrauch verbinden.

## Offene Verbindungstechnologien: CXL und Thunderbolt™

Zusätzlich hat Intel die offene Verbindungstechnologie [Compute Express Link](#) (CXL) vorgestellt und gemeinsam mit Unternehmen wie Alibaba\*, Cisco\*, Dell EMC\*, Facebook\*, Google\*, HPE\*, Huawei\* sowie Microsoft\* ein Konsortium für die [Weiterentwicklung von CXL](#) gegründet. Der Interconnect soll Prozessoren, GPUs, Speicher und spezialisierte Beschleuniger-Chips wie FPGAs und Netzwerk-ICs mit niedriger Latenz und hoher Durchsatzrate miteinander verbinden. Die Basis dafür bildet zunächst PCI Express 5.0, später soll PCIe 6.0 folgen. CXL beseitigt damit Engpässe bei rechenintensiven Workloads wie Big Data, Verschlüsselung und KI.

Die [Thunderbolt™-Technologie](#) sorgt für eine schnelle Datenübertragung zwischen Computern, Monitoren, Peripheriegeräten und Unterhaltungselektronik. Intel hat in seiner neuen mobilen PC-Plattform mit 10-nm-Prozessor (Codename: „Ice Lake“)

erstmals [Thunderbolt 3](#) integriert. Diese Schnittstelle beinhaltet USB 3.2 Gen 2 und erlaubt Übertragungsgeschwindigkeiten von bis zu 40 Gbit/s im Up- und Download.

Intel hat die [Thunderbolt-Protokoll-Spezifikation](#) bei der USB Promoter Group [eingebracht](#), um der Industrie diese leistungsstarke, standardisierte Schnittstelle frei zur Verfügung zu stellen. Die USB4-Spezifikation wird auf diesem Protokoll basieren. Ähnlich verhält es sich bei Compute Express Link. Intel entwickelte die Technologie hinter CXL und stellte sie dem CXL-Konsortium zur Verfügung, damit diese die erste Version der neuen Spezifikation ausarbeitet.

## **Industrial Ethernet Switches und Intel® Silicon Photonics beschleunigen das Rechenzentrum**

Eine weitere zentrale Herausforderung stellt die schnelle Übertragung und Speicherung der anfallenden Informationsmengen in Rechenzentren dar. Hierzu wird häufig das Ethernet, eine Technik für den Datenaustausch zwischen den Geräten innerhalb eines lokalen Netzes (Local Area Network, LAN), verwendet. 2019 gab Intel bekannt, [Barefoot Networks\\*](#), einen führenden Hersteller von Industrial Ethernet Switches, zu akquirieren. Die beiden Unternehmen planen, den Datentransfer im Ethernet gezielt zu beschleunigen.

Durch aktuelle Entwicklungen im Bereich [Silicon Photonics](#) erhöht Intel schließlich das Leistungspotenzial von Rechenzentrumsarchitekturen weiter. Silicon Photonics steht für die optische Datenübertragung mit Licht und ermöglicht den schnellen Datentransfer über größere Entfernungen hinweg, um so Netzwerkengpässe im Rechenzentrum zu vermeiden. Um innovative Verbindungstechnologien wie Silicon Photonics voranzubringen, kündigte Intel 2019 gemeinsam mit NTT\* und Sony\* die Gründung des [Innovative Optical and Wireless Network \(IOWN\) Global Forums](#) an.

Die gezielte Zusammenarbeit mit Partnern sowie fortschrittliche Prozess- und Verbindungstechnologien sind wichtige Grundlagen der [sechs Säulen der Innovation](#). Durch die [2018 angekündigte Strategie](#) will Intel den rasant steigenden Bedarf an Technologien zur schnellen Datenverarbeitung und -Speicherung gezielt und effizient decken.

Stand: April 2020

© 2020 Intel Corporation. 3D XPoint, Intel, das Intel Logo, Intel Atom, und Thunderbolt sind Marken der Intel Corporation oder ihrer Tochtergesellschaften in den USA und/oder anderen Ländern.

\*Andere Marken oder Produktnamen sind Eigentum der jeweiligen Inhaber.

Microsoft, Windows und das Windows-Logo sind Marken der Microsoft Corporation in den USA bzw. anderen Ländern.